

特開平8-153832

(49) 公開日 平成8年(1996)6月11日

(51) Int. Cl. ⁶ H 0 1 L 23/29 23/31 21/321	識別記号	序内整理番号	P 1	技術表示箇所
	0921-4E 9108-4M	H 0 1 L 23/30 21/92	R 5 0 2 L	
	審査請求 未請求 請求項の数9 O L (全 21 頁) 最終頁に続く			
(21) 出願番号	特願平6-295223			
(22) 出願日	平成6年(1994)11月29日			
(71) 出願人	000003078 株式会社東芝 神奈川県横浜市南区瀬川町72番地			
(72) 発明者	太田 英男 神奈川県横浜市南区小向東芝町1番地 株 式会社東芝研究開発センター内			
(72) 発明者	奥山 哲生 神奈川県横浜市南区小向東芝町1番地 株 式会社東芝研究開発センター内			
(72) 発明者	藤枝 新悦 神奈川県横浜市南区小向東芝町1番地 株 式会社東芝研究開発センター内			
(74) 代理人	弁理士 錦江 武彦 最終頁に続く			

(54) 【発明の名称】 樹脂封止型半導体装置、電子回路装置およびこの製造方法

(57) 【要約】

【目的】 基板の反りを低減し、実装時において回路基板との接合の信頼性を向上させる樹脂封止型半導体装置を提供する。

【構成】 基板と、基板表面に配置された半導体素子と、前記半導体素子と対峙する樹脂層とを具備し、樹脂層は基板に対し半導体素子が配置された部分のみに配置された樹脂封止型半導体装置である。前記樹脂封止型半導体装置は、基板上に半導体素子を配置する工程と、シート状の未硬化樹脂を半導体素子上に配着する工程と、金銀ペーストを樹脂シートを硬化成形する工程とからなる製造方法で製造される。前記樹脂層は、成形後の強度における弾性率が $6 \cdot 5 \times 10^3$ P a以下であって、力学正誘率 α が0.05以上であることを特徴とする。

【特許請求の範囲】

【請求項 1】 基板と、基板表面に配置された半導体素子と、前記半導体素子と対峙する側面層とを具備し、側面層は基板に対し半導体素子と配線された側面に配置された側面層と半導体素子と配線層において、

前記側面層は側面層半導体素子と、基板とに半導体素子を配置する工程と、シート状の有機化樹脂を半導体素子上に配着する工程と、金型内で樹脂シートを硬化成形する工程とからなる製造方法で製造され、 $n\text{-Ti}$ 、前記側面層は、成膜後の実効における樹脂弾性率が 5×10^{-1} Pa 以下であり、力学強度損失 $\tan \delta$ が 0.05 以上であることを特徴とする樹脂封止型半導体素子。

【請求項 2】 前記基板の裏面に、入出力端子具の縁部のはんだパンブが二次元に配列された請求項 1 に記載の樹脂封止型半導体素子。

【請求項 3】 前記樹脂封止型素子の有機成分中にゴム成分が 5% 以上含有された請求項 1 に記載の樹脂封止型半導体素子。

【請求項 4】 裏面に入出力端子具のはんだパンブが二次元に配列された基板と、この基板の表面に実装された半導体素子とを具備し、前記半導体素子が実装された基板の裏面に、片面に収縮防止部が取り付けられた樹脂シートで封止したことを特徴とする樹脂封止型半導体素子。

【請求項 5】 裏面に入出力端子具のはんだパンブが二次元に配列されたパッケージ基板、およびこの基板の表面に実装された半導体素子を含むパッケージと、前記パッケージを複数積層するための同軸配線基板とを具備する電子回路装置において、前記パッケージ基板と前記同軸配線基板との間に、厚さ方向において局部的に熱膨張係数を異にする熱膨化樹脂シートを配着したことを特徴とする電子回路装置。

【請求項 6】 前記装置に配置される熱膨化性樹脂シートは、前記パッケージ基板の側面層に対して 2 方向より収縮寸法が大きい請求項 1 に記載の電子回路装置。

【請求項 7】 前記樹脂シートは、前記パッケージ基板の裏面に二次元に形成されたパンブ幅に対応した位置に貫通孔が形成されている請求項 5 をさらに記載の電子回路装置。

【請求項 8】 前記樹脂シートに設けられた貫通孔内に金箔層が埋め込まれた請求項 7 に記載の電子回路装置。

【請求項 9】 裏面に電極パッドが形成された同軸配線基板と、厚さ方向における熱膨張係数を異にする熱膨化性樹脂シートを添加しつつ配着する工程、裏面に入出力端子具のはんだパンブが二次元に配列されたパッケージ基板と、その表面に実装された半導体素子とを含むパッケージとを、前記はんだパンブが同軸配線基板の電極パッドに對峙するように、前記樹脂

シート上に位置合わせして積層する工程、

前記樹脂シートを介して半導体パッケージが搭載された同軸配線基板に、金箔層で熱膨張力の増えることによって、樹脂シートを硬化させるとともに、パッケージ基板のはんだパンブとこれに對峙する電極パッドとを接合させる工程、および熱および圧力とをさらに加えることによって、はんだを溶融して同軸配線基板の電極パッドとパンブ電極とを電気的に接続しつつ、前記樹脂シートを硬化させる工程を有することを特徴する電子回路装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、樹脂封止型半導体素子および電子回路装置に適用し、特に片面両面半導体素子、並びにボールグリッドアレイ (BGA) パッケージを実装した電子回路装置およびこの製造方法に関する。

【0002】

【従来の技術】 従来、表面実装型多層 LSI パッケージとして、パッケージの 4 つの側面からリードが引出された QFP (Quad Flat Package) が広く知られている。この QFP パッケージは、製造コストが低く、端子間のピッチを狭くすることによって、パッケージの寸法を減らすことなく入出力端子の増加が可能であることから、種々の機器に使用されてきた。例えば、ピッチ間隔は、これまでの 1mm から徐々に 0.4mm ほど狭くなり、端子数は 250 ピンまで増加している。しかしながら、QFP のリード端子は成形し易いものであり、端子が変形すると、パッケージをプリント基板上に実装にはんだ付けできなくなるおそれがある。

【0003】 また、従来では、1/10 ピンの増減に呼応して OLB (Outer Lead Bonding) ピッチが狭くなり、従来の QFP では同軸配線基板への接続が困難となり得る。

【0004】 そこで、半導体素子を OMPAC (Overmolded Pad Array Carrier) 化することで配線基板への接続を可能にする方法が紹介されている (Electronic Packaging and Production p25 May 1992)。この OMPAC パッケージは、PGA (Pin Grid Array) パッケージの代わり、パッケージ基板の裏面に形成されたはんだパンブ電極を、パッケージと同軸配線基板との接続に用いる構造であり、BGA (Ball Grid Array) パッケージとして知られ、高密度パッケージ技術の主流となりつつある。

【0005】 BGA パッケージにおいては、端子である球部のはんだパンブは、パッケージ基板の裏面に二次元のアレイ状に配列されているので、端子ピッチは QFP よりもはるかに広くなる。また、端子をはんだで形成した BGA パッケージは、はんだ組成を均一にすることに

より、基の表面実装部品とまとめてはんだ付けも可能である。したがって、実装時に付着不良発生率は、プラスチックQFPよりもはるかに低くなる。また、端子数を増加させることによって、LSIチップから放熱用スルーホールを通じてはんだ端子に熱を逃し、熱抵抗を減少させることができるので、高発熱パッケージに耐しても有利である。

【0006】このようなプラスチックBGAは、基板の裏面に出入力のはんだ端子を有しているため、基板である金属フレームのLSIチップを実装し、モールド樹脂で基板の上下を封止するような、QFP等の従来のLSIパッケージとは異なる構造である。すなわち、プラスチックBGAの基板は、プリント配線基板と同じ材質からなる樹脂製であり、この上にLSIチップを搭載した後、チップが搭載された基板の上面のみがモールド樹脂で覆われる。

【0007】このため、プラスチックBGAにおいては、樹脂の収縮による基板の反りは起こられない問題であった。基板の反りは、パッケージ方法が大きくなるにしたがって、すなわち、端子数が増加するにしたがって増大する。はんだ端子底面の反りのはらつきは、例え

$$N = C \left(\frac{1}{T_{\infty}} - \frac{1}{T_{\infty} + \Delta T} \right) \exp \left(\frac{1}{T_{\infty}} \right) \quad (1)$$

(C: 定数、1: 熱伝導率、 T_{∞} : 最大温度)

ここで、最大剪断歪 γ_{\max} は、下記式(2)で表され、

$$\gamma_{\max} = \left(\frac{1}{D_{\text{eff}}} \left(\frac{D_{\text{eff}}}{2} \right)^2 \right)^{1/2} \left(\frac{1}{V} \frac{d}{dx} \right)^{1/2} \cdot d \cdot \Delta T \cdot \Delta \alpha \quad (2)$$

(D_{eff} : 効果バンプ径、 V : はんだ体積、 h : はんだ高さ)

$\Delta \alpha$: 熱膨張係数の差、 ΔT : 温度差、 d : チップ中心からバンプ中心までの距離)

したがって、従来のフリップチップ実装技術においては、反りに対するような手段を用いてバンプ電極に発生する応力を減少させた。すなわち、(1) 半導体チップの中心からバンプ電極の中心までの距離を小さくする、(2) 半導体チップの熱膨張係数と回路配線基板の熱膨張係数との差を小さくする、(3) 樹脂の収縮率を小さくするなどの手段を用いてはんだ電極に発生する応力を減少させた。すなわち、(1) 半導体チップの中心からバンプ電極の中心までの距離を小さくする、(2) 半導体チップの熱膨張係数と回路配線基板の熱膨張係数との差を小さくする、(3) 樹脂の収縮率を小さくするなどの手段を用いてはんだ電極に発生する応力を減少させた。すなわち、(1) 半導体チップの中心からバンプ電極の中心までの距離を小さくする、(2) 半導体チップの熱膨張係数と回路配線基板の熱膨張係数との差を小さくする、(3) 樹脂の収縮率を小さくするなどの手段を用いてはんだ電極に発生する応力を減少させた。

(4) 発生する応力歪みを十分に吸収できるようにバンプ電極の構造を改良する。(5) 半導体チップと回路配線基板との間に樹脂を充填することによってフリップチップ実装構造を強固にする等の手段である。

【0013】これらの方法の中で特に、(5)のように半導体チップと回路配線基板の間に樹脂を充填してチップと回路配線基板とを密着させて一体化すると、応力歪みによる半導体チップの変位と回路配線基板の膨張歪とを一致させることができるので、電子回路装置の信頼性が向上する。近世のフリップチップ実装においては、樹脂充填が極めて大きいガウスビームが用いられているので、このようにチップと基板との間に樹脂を充填する方法が、信頼性の向上のために極めて

有利である。130 μm にも及ぶことがあり、300 μm を超えるような多端子LSIパッケージの製造は難しいと予想されている。

【0008】このため、端子数の増加が妨げられ、現在のBGAの端子数は、QFPでも十分に供給される端子数であるので、プラスチックBGAの利益を十分に得られないのが現状である。

【0009】一方、BGAパッケージを回路配線基板に実装して電子回路装置を製造するにあたっては、バンプによって接続するために、従来のフリップチップ実装の場合と同様にバンプ電極部分に応力歪みが発生するという問題がある。この応力歪みは、バンプ電極を破壊する原因となり、さらには電子回路装置の信頼性を低下させることになる。

【0010】なお、信頼寿命 γ_{max} は、下記式(1)で表されるサイクル寿命の式において、バンプ電極に発生する最大剪断歪 γ_{max} を減少させることによって向上することが知られている(IBM J. Res. Develop., 13: 251 (1969))。

【0011】

【0012】

有益であるとされている。

【0013】なお、方法(5)を用いた従来のフリップチップ実装構造は、図16に示すような構造である。すなわち、回路配線基板51の表面に半導体チップ52がバンプ53によって実装されており、基板51と半導体チップ52との間隙には、樹脂54が充填されている。

【0014】具体的に、例えば、樹脂を充填する方法(特開昭61-194732号公報)、炭素繊維化樹脂を用いる方法(特開昭62-239446号公報)、炭素繊維化樹脂で間隙を封止する方法(特開昭63-13337号公報)、さらには、封止する樹脂の特性を最適にする方法(特開昭4-219444号公報)など多くの方法が挙げられる。

【0015】しかしながら、本発明の熱伝導性樹脂を予めポッティングした回路配線基板上に半導体チップを実装する方法では、バンプ電極と回路配線基板上の電極層とに樹脂が浸透しやすくて、信頼性が低くなるという問題があった。

【0016】そこで、半導体チップを回路配線基板の上に配置し、半導体チップと回路配線基板との間隙部分に、流動性を有する本発明の樹脂をポッティングし、樹脂が浸透するのを防止して間隙全体に樹脂を充填させた後、樹脂を硬化させる方法(Electronic Components and Technology Conf

erence Proceeding, 1993 p175) が提案されており、この方法を BGA パッケージの実装の際に適用することが考えられる。

【0018】

【発明が解決しようとする課題】 BGA パッケージにおいて樹脂封止の際に発生する基板の反りの問題を解決するために、樹脂に工夫を凝したパッケージがいくつか提案されている。その一つとして基板の厚さを増大させることが提案されているが、パッケージ全体の厚さが増大してしまい、さらに放熱性の低下、コストの増大等の問題が発生する。セラミック製の基板を用いると、基板の反りを防止することができるが、この場合にはコストや製造工程が増加してしまう。

【0019】 また、QFP 等の従来のパッケージの場合には、上下の金座が完全に嵌り合って形成された空間に樹脂を充填することによって封止されるので、金座の隙間から流れ出す樹脂バリの問題はならなかったが、BGA パッケージでは金座とプラスチック基板との間に樹脂を流し込むことによって封止するために、プラスチック基板の強度や変形が起因して、樹脂バリの発生が大きいという問題がある。

【0020】 一方、BGA パッケージを樹脂封止基板に実装する場合には、従来のフリップチップ実装技術を参照しても、信頼性を向上させることが不可能であった。すなわち、パッケージと樹脂封止基板との隙間に樹脂を含浸した場合には、この隙間の寸法が $100 \sim 200 \mu\text{m}$ 程度、フリップチップ実装の場合 $(20 \sim 50 \mu\text{m})$ に比較して大をいたため、毛細管現象によって樹脂を隙間全体に含浸させることができなかった。また、隙間寸法に加えて、BGA パッケージ寸法も半導体チップより大きいため、温度サイクルにより発生する応力もフリップチップ実装の場合と較して大きくなる。このため、隙間に配設された樹脂によって応力を緩和しきれず、樹脂自体が破壊してしまいった。

【0021】 樹脂への樹脂の含浸を容易に行うためにバンプ電極露出を促すよりも、含浸深度を十分に増加させることはできず、若しフィンを追加することによって樹脂の熱膨張係数を $20 \text{ ppm}/^\circ\text{C}$ から $40 \text{ ppm}/^\circ\text{C}$ に減少させた場合には、含浸深度が極めて深くなってしま

【0022】 正方形形状を有するパッケージの一端に樹脂をポインティングするため、樹脂の含浸深度が浅い。他の辺に対しては樹脂が均一にパッケージ隙間に配設されなくなる。その結果、パッケージの一端に応力が集中し、パッケージ全体が基板から剥がれるという現象が生じた。

【0023】 また、正接時間を充分に長くして緩やかに圧接を行った場合には、リアフロー樹脂に樹脂が浸透してしまい、いずれの手段を用いても、BGA パッケージの樹脂封止基板への実装においては、基板との隙間に樹脂

を充填することによって、バンプに施される応力を軽減することは困難であった。また、たとえ含浸が可能であったとしても、含浸に時間がかかるとともに工程上問題があった。

【0024】 そこで、本発明は、半導体チップが実装された基板の前面のみを樹脂封止する半導体封止部であって、パッケージ背面の反りを低減した樹脂封止部半導体封止部を構成することを目的とする。

【0025】 また、本発明は、BGA パッケージ基板と樹脂封止基板との間のバンプに発生する応力増大を低減し、信頼性を向上させた電子回路装置、およびその製造方法を提供することを目指す。

【0026】

【課題を解決するための手段】 上記課題を解決するために、本発明（請求項 1）は、基板と、基板表面に配設された半導体素子と、前記半導体素子に対峙する樹脂層とを具備し、樹脂層は基板に対し半導体素子が配設された側のみに配設された樹脂封止型半導体封止部において、前記樹脂封止型半導体封止部、基板の上に半導体素子を配設する工程と、シート状の樹脂層を半導体素子上に配設する工程と、金座内で樹脂シートを硬化成形する工程とからなる製造方法で製造され、かつ、前記樹脂層は、成形後の密着における接着弾性率が $0.5 \times 10^4 \text{ Pa}$ 以下であって、力学引張強度 σ_{max} が 0.5 以上であることを特徴とする樹脂封止型半導体封止部を提供する。

【0027】 また、本発明（請求項 4）は、樹脂に入出力端子用のはんだバンプが二次元に配向された基板と、この基板の表面に実装された半導体素子とを具備し、前記半導体素子が配設された基板の表面を、前面に樹脂封止板が取り付けられた樹脂シートで封止したことを特徴とする樹脂封止型半導体封止部を提供する。

【0028】 さらに、本発明（請求項 5）は、樹脂に入出力端子用のはんだバンプが二次元に配向されたパッケージ基板、およびこの基板の表面に実装された半導体素子を食む半導体パッケージと、前記パッケージを樹脂封止する樹脂封止型半導体封止部とを具備する電子回路装置において、前記パッケージ基板と樹脂封止型半導体封止部の間に、厚さ方向において此端部に熱膨張係数を異にする熱膨張性樹脂シートを配設したことを特徴とする電子回路装置を提供する。

【0029】 以下、本発明を詳細に説明する。

【0030】 本発明の樹脂封止型半導体封止部において、半導体素子を保護する基板の材質としては、プラスチック、フィルムセラミックス、およびセラミックス等と上げられ、具体例には、リードフレーム、TAB 等を使用することができる。

【0031】 特に、本発明は、樹脂封止型半導体封止部に封止された樹脂層に入出力端子用のはんだバンプが二次元に配向されたボールグッドアレイ (BGA) パッケージ

ジの割合に効果を選択する。

【0032】また、本発明においては基体に変装される半導体素子の構造は、特に制限されない。

【0033】以下、本発明の樹脂封止型半導体装置の第1の形態について詳細に説明する。

【0034】半導体素子が実装された基板の面を封止するために用いられる未硬化樹脂は、クイヤー、インサードやチップ表面に対するダメージ、さらに成形係率を考慮すると、加熱された際の膨張率が300Pa・s以下であることが望まれる。なお、膨張率が1000Pa・s以下であると、良好なパッケージが得られるので好ましい。一方、金型と半導体チップを接合した基板との間からの樹脂の流出を防ぐためには、ある程度の高粘度である必要があり、20Pa・s以上であることが求められる。特に、50Pa・s以上になるとバリの発生が少ない。

【0035】本発明においては、予めシート状に成形した未硬化樹脂を使用して半導体装置を製造する。

【0036】図1に、樹脂シートを用いた封止方法の具体例を示す。

【0037】まず、図1(a)に示すように半導体素子3がボンディングワイヤ4によって実装された基板1の上に封止用樹脂シート5を配置する。なお、基板1の裏面には、入出力端子用のはんだパンプ2が二次元に配置されている。

【0038】次に、図1(b)に示すように外側金型7を締め、パッケージとの隙間を埋めてバリの発生を防止する。最後に、図1(c)に示すように内側金型8を締め、加熱しながら樹脂を硬化させることによって、第1の形態の樹脂封止型半導体装置が得られる。

【0039】なお、加熱成形の際には、ボイドの発生を防止するために、金型内を真空にすることもできる。さらに成形後にパッケージの各種特性を向上させるために、アフターキュアを行うことが望ましい。

【0040】また、用いられる金型の寸法は、樹脂シートの寸法と等しいか、幾分大きいことが好ましく、一方、金型内の容積は、樹脂シートの体積より幾分か大きくして、成形時に樹脂が押し出されるように設計したものを採用することが望ましい。さらに、加熱時に余分な熱源を放出できるように、ヒータなどを金型に設けてもよい。

【0041】このように樹脂シートを用いることによって、封止工程がインライン化できるので、多品種少量生産に適したフレキシブルな製造方法となる。すなわち、半導体チップを接合した片面配線基板をベルトの上に載せて搬送しつつ、所定の位置にカットされた封止用樹脂シートをマガジン方式で供給することにより、連続工程で封止を行うことができる。

【0042】本発明においては、成形後の樹脂の弾性率および力学正接損失 $\tan \delta$ が特定の範囲の物性を有する。

【0043】以下、材料の弾性と粘性について詳細に説明する。

【0044】いかなる材料でも、弾性と粘性とを多少なりとも併せ持つ粘弾性体であり、正統的に振動を与えた動的粘弾性測定を行うと、粘弾としての力(応力)と応答して歪みとの間に位相のずれが生じる。

【0045】材料を図2(a)に示すような弾性体と粘弾性体との組み合わせと仮定して定常的な振動歪み

$$\gamma(t) = \gamma_0 e^{i\omega t}$$

としたとき、応力輸移相を τ とする応力は、 $\sigma(t) = G \gamma_0 e^{i(\omega t + \tau)} / (1 + i\omega\tau)$ となり、 $G \gamma_0 e^{i(\omega t + \tau)} / (1 + i\omega\tau)$ となる振動で角速度 ω の振動を行なっていることを示している。

【0046】弾性率の定義としての応力を歪みで割った値、すなわち、 $\sigma(t) / \gamma(t)$ を複素弾性率 G^* とする。

$$G^* = G(1 + i\omega\tau) = G(1 + i\omega\tau) / (1 + i\omega\tau)$$

$$= G' + iG''$$

ここで、

$$G' = G(1 + \omega^2 \tau^2) / (1 + \omega^2 \tau^2)$$

$$G'' = G(\omega\tau) / (1 + \omega^2 \tau^2)$$

弾性 G' (ω)および G'' (ω)をそれぞれの動的弾性率および損失弾性率と称し、

$$G'(\omega) = G' \quad G''(\omega) = G''$$

と表わすことができ、また、応力の振幅と歪みの振幅との間に位相ずれ δ があることがわかり、力学正接損失 $\tan \delta$ は、

$$\tan \delta = G''(\omega) / G'(\omega)$$

で与えられる。

【0047】図2(b)に、応力および歪みの絶対振幅の位相関係を示す。実験的には、図2(b)のような応力および歪みの定常的な時間変化を記録して、 $\sigma(t)$ 、および $\delta(t)$ を求め、それぞれの式に代入して動的弾性率および $\tan \delta$ を求める。

【0048】本発明においては、成形後の樹脂の弾性率は、 $6 \cdot 5 \times 10^8$ Pa以下であり、封止後の基板の反りの割合は5%以内であることが好ましい。反りの割合は、 $\{ (L' - b) / L \} / L$ で与えられる。ここで L および L' は、それぞれ基板の厚さ L と封止樹脂の厚さとの合計、および基板に反りが生じた後の最長径である。そこで、弾性率を a (Pa)、熱膨張率を b ($1/K$)とし、樹脂配線基板の熱膨張率を c ($1/K$)としたとき、 $\{ (L' - b) / L \} / L$ が $< 5 \times 10^{-4}$ の関係を満たすように、それぞれの値を制御することが望ましい。さらに、反りを十分に低減するためには、弾性率 a は 5×10^8 Pa未満であり、 $|b - c|$ は $< 3 \times 10^{-4}$ であることが好ましい。弾性率 a は 5×10^8 Pa未満であって、 $|b - c|$ は $< 1 \times 10^{-4}$ であること、反りを完全に防止することができるので、最も好ましい。

【0049】これらの樹脂の成形後の T_g が0.05以上であり、0.1以上であると反りを十分に低減することができるので好ましい。さらに、成形後の T_g が0.2以上であると反りを完全に防止することができるので、より好ましい。

【0050】なお、このような樹脂としては、熱硬化性樹脂が好ましい。

【0055】本発明で使用される無酸素性炭素粉としては、例えば、エポキシ樹脂、ポリスチレン樹脂、マレイド樹脂、エポキシ樹脂、ポリスチレン樹脂、マレイド樹脂、シリコン樹脂、フェノール樹脂、ポリウレタン樹脂、およびアクリル樹脂等が挙げられ、これらの樹脂は単独、または混合されていてもよい。なお、これらの無酸素性炭素粉を使用する際には、炭素粉に添加される量を低減する、または熱処理によりより無酸素性炭素のみを炭素粉に集めるなどの方法を用いて炭素化させることとなる。

【0032】上記の熱硬化性樹脂の中でも、特にエポキシ樹脂の使用が好ましく、一分子中にエポキシ基を少なくとも2個以上有するものであれば、任意のものを使用することが出来る。例えば、ビスフェノールA型のエポキシ樹脂、ノボラック型エポキシ樹脂、脂環型エポキシ樹脂、グリシジルエーテル樹脂などが挙げられ、これらは単独あるいは2種以上の混合系で使用することが出来る。

【0053】本発明の半導体装置に用いられる樹脂は、導電率の高いゴムを添加することが好ましい。

【0054】フォームを使用することによって、封入樹脂の弾性率が低下するのみならず、基板と樹脂との密着性が向上するので、パッケージントーケルの吸水率を低下させる。したがって、ソフト時のクラック発生を抑制することができ、半導体装置の信頼性がより向上する。

【0955】 依属が嬉しいゴムとしては、樹天竺、ネオプレン、ブチルゴム、ポリイソプレネン、アクリルゴム、シリコンゴム、エラストマー、クロロプレンゴム、ブチルゴム、ワタシタンゴム、シリコーンゴム、多環化ゴム、水素化ゴム、フッ素ゴム、ポリビニルピリジン、アクリルゴム、および天然ゴムが挙げられる。また、熱可塑性エラストマーとしてスチレン系、オレフィン系、ウレタン系、ポリエステル系、ポリアミド系、ポリブタジエン系、塩化ビニル系、およびフッ素系等も使用されている。

【0056】これらのゴムの中では、特に使用が好ましいものとして、ブツゴムおよびペンシランゴムが挙げられる。ブツゴムは、弾率や耐熱性、耐薬品性、耐酸化性を有しており、また、およびシリコーンゴムは、耐熱、耐薬性に優れ、高い強度範囲で圧縮残元性を示し、耐油性、耐水性、耐酸性、および耐塩素性も良好で、電気特性に優れている。いずれのゴムも、半導体製造に特に優適である。

【0057】 二組のゴムは、単純で用いても組み合

せてもよく、また、三ホウキ樹と組み合わせて用いることも可能である。

【0038】このようなゴムを硬化させるための加硫剤としては、硫黄系加硫剤、過酸化物、金属酸化物、多官能アミン、キノンジオキセム、およびメチロール樹脂等を使用することができ、特に、硫黄系加硫剤および過酸化物が好適な加硫剤といえる。

【0059】硫黄系の具体例としては、鉛亜硫酸、不溶性硫黄（ガンマ型結晶）、コロイド硫黄等、硫化砒黄、セレン、ゲルマ、チウラムジスルフィド、チウラムジスルフィド、ゼルフォリン誘導体、ジチオカルバミン酸セレン、およびアルキルフェノールポリスルフィド等が挙げられる。

[illegible][illegible]

【0062】これらのゴム成分を対主樹液に添加する場合には、対主樹脂の含有成分に対する割合は、5%以上であり、さらに反りの低減や密着性の向上を考慮すると、10%以上含まれることが好ましい。特に、20%以上とするとき、反りを完全に無くして吸水性を低減し十分な信頼性を保つことができるので、より好ましい。

【0063】本發明に用いられる樹脂には、前述のゴム成分に加えて、硬化剤、硬化促進剤、可塑剤、緩衝剤、難燃剤、充填材、低膨張剤、その他各種添加剤を添加することができる。

【0064】 停止剤としては、アミン酸、無機水物、水

まは樹脂被膜、アルキッド樹脂等を塗けることができる
 が、エポキシ樹脂を使用する場合には、フェノール樹脂
 を併用することが好ましい。具体的には、フェノールノ
 ック樹脂、クレゾールノボラック樹脂などのフェノール
 性水酸基と樹脂A上を有するノボラック型フェノール樹
 脂が好適である。

【9の6反】 塩化塩溶液としては、エポキシ樹脂と炭化水素との反応を促進する低価の促進剤を使用することができ、例としては、各条のアミン類、イミダゾール類、シアザピリジンアルケン類、有機ホスフィン類、ジクロロエーテル類、およびジクロロエーテルキレートなどが挙げられる。アミン類としては、N、N-ジメチルシクロロヘキシルアミン、N-メチルシクロロヘキシルアミン、トリエチルアンミン、ジメチルジフェニルエーテルホスフィン、ジメチルアミノメチルフェノール、ペンチルジメチルアミン、およびトリメチルアミンおよびメチルジフェニルホスフィン等が挙げられる。イミダゾール類としては、2-メチルイミダゾール、2-アミノイミダゾール、ヘキサメチルイミダゾール、2-エチルシクロシロイミダゾール、2-エチルイミダゾール、および2-エチル-4-メチルイミダゾール等が挙げられる。また、シアザピリジンアルケン類としては、1, 8-ジアザピリントラ（5, 4, 9）のジシランゼン（DIBZ）、およびBIBUのフェノール塩（例えば、ヒ-CATSA No. 11）等が挙げられる。有機ホスフィン類としては、トリメチルホスフィン（「P P」、トリメチルホスフィン、トリシクロヘキシルホスフィン、およびメチルジフェニルホスフィン）などが挙げられる。

【0066】これらの酸化促進剤のうちでは、電気特性の点からトリブフェニルホスフィン、ハブタデニルイミダゾールが特に好ましい。

【0967】可塑剤としては、例えば、パラフィン系油、ナフテン系油、芳香族系油、ワックス、パインオイル、パイントール、ビッチ、松脂、コールタール油、脂肪酸、クマロン、インデン樹脂、およびアクリルス等が挙げられる。

1968¹⁾ 離散酸としては、炭化水素系脂肪酸、脂肪族系脂肪酸、脂肪族アミン系脂肪酸、およびエーテル系脂肪酸等が知られてゐる。具体例としては、脂肪酸性の点から、カルバコバク、センチコバク等のエスチル系脂肪酸が好ましい、その他にステアリン酸、パルミチン酸、オレフィン酸等が、ヌアリン酸も利用可能なものとして、炭素原子がそれらの炭素数、低分子数に依りエチレンコバクなどに分けられる。これらの離散酸は単独で用いて、混合配合で用いてもよい。

【0059】経絡剤としては、ハロゲン系、リン系、窒素系の無機物を使用することができる。ハロゲン系経絡剤は、主に臭素系と塩素系に大別され、好ましい臭素系の経絡剤として、例えば、臭素化ジスフェノールA(臭素

がキン酸塩などが挙げられる。この見込み酸類は、通常水に於いて難溶効果が高く、三酸化アンチモンとの併用効果が大きいので好ましい。なお、使用が好ましい塩素系難燃剤としては、例えば、有機化パラフィンが挙げられる。

【0070】また、無機系導電剤として使用が望ましいものとしては、赤リン、炭素、三酸化アンチモン、水酸化ジルコニウム、メタホリ酸バリウム、水酸化アルミニウム、水酸化マグネシウム、水酸化カルシウム、およびガランシウムアルミネート水和物等が挙げられ、特に好ましくは、三酸化アンチモンおよび水酸化アルミニウムのみ。

【0071】本発明において、使用される受光材及び低反射率層は、その最大光子径が半導体素子対向面の素子変換面側の膜厚厚さの90%以下であるものが望ましい。膜厚厚さ以上の光子径のものを用いると、半導体素子対向面より反射し、素子変換面を照らすおそれがある。

[0672] 充填材としては、無機質フィラーを使用することができ、その形状は任意に設定される。すなわち、球状粉末、板状の薄片型粉末、棒状、環状、繊維状、および板状の無機質フィラーを使用することができる。無機質フィラーの材料としては、酸化ケイ素系、酸化アルミニウム系、酸化マグネシウム系、酸化カルシウム系、酸化ジルコニウム系、酸化バナジウム系や、各種ガラス系等、これらの中でメックス系が最も優れていることができる。これらの中で、純度の高い酸化ケイ素系材料、すなわち微細シリカを主成分とするシリカの粉末が半導体封止用フィラとして好適に利用される。高安定性の半導体パッケージとすると場合には、純度の高い酸化アルミニウム系、酸化ケイ素系、およびアルミナ等の有機物含有量の低い無機質フィラーを用いることが好ましい。

【0079】本発明に用いられる樹脂には、様々な着色剤を加えてもよい。着色剤としては、光を透光するものとしては黒色の顔料の着色剤が好ましく、特にカーボンブラックが好ましい。また、様々な色の着色剤を含む樹脂を黒色の着色剤の樹脂と混ぜ合わせて用いることもでき、顔料顔料、有機顔料、および染料等を使用することである。

【D074】着色顔料は、一般に色相階層でないが、耐光性、耐熱性、および耐溶剤性に優れ、移染力のない、使用本場と見合ふ顔料としては、以下のようものが挙げられる。 ZnO 、 TiO_2 、 $2PbCrO_3$ 、 PbO （ OH ）、および $ZnS+BaSO_4$ 等の白色顔料； $PbCrO_4$ 、 $CdS+ZnO$ 、および $[Cr(NH_4)_2]^{+}$ 等の黄色顔料； $PbCrO_4$ 、 $+PbSO_4$ 、 $+PbMnO_4$ 等の橙色顔料； $CdS+CdSe$ 、 Fe_2O_3 、および PbO 、 O_2 等の赤色顔料； $K_2Fe_4[Fe(CN)_6]^{+}$ 、 $NaFe_4[Fe(CN)_6]^{+}$ 、および $NiH_4[Fe_4[Fe(CN)_6]^{+}]$ 等の青色顔料； Cr_2O_3 、および CrO_3 、 O_2 等の緑色顔料； Fe_2O_3 、 O_2 、および CrO_3 、 O_2 等の褐色顔料。

の着色顔料等である。さらに、炭酸カルシウム、炭酸バリウム、水酸化アルミニウム、バリウム、アルミニウム粉、およびフロン樹脂等の無機顔料が挙げられ、これらの顔料を単独で用いても複数の顔料を組み合わせ使用することができる。

【0075】また使用用途により有機顔料としては、以下に示すようなものが挙げられる。すなわち、アズール、アントラキノ系、およびキナクリドン類等の青色や黄色顔料；トリフェニルメタン系染料、オキサジン染料、およびアントラキノン系染料等の青色顔料；フクロシアニン染料、インダントロン系アントラキノン染料、およびトリフェニルメタン系染料等の青色顔料；フタロシアニン系、およびアントラキノン系等の緑色顔料；紫色はアミノの酸化化合物であるダイヤモンブランク等の紫色顔料等が挙げられる。これらの顔料は、単独で用いても複数の顔料を組み合わせて用いてもよい。

【0076】また、本発明においては、未硬化樹脂を無機系および有機系の各種の繊維で強化して使用することもできる。

【0077】無機系としては、ガラス、石英、炭素繊維、炭化ケイ素、炭化ケイ酸、窒化アルミニウム、アルミナ、ゾルコニア、およびタタン酸カリウム繊維等が挙げられ、有機系としては、ナイロン系、アクリル系、ビニル系、ポリ炭化ケイ素系、ポリスチレン系、アクリル系、フェニール系、トロン系、アセチド系、銅、麻、絹、および羊毛などが挙げられる。これらの材料は、単独で用いても、組み合わせて用いてもよい。

【0078】本発明の半導体装置の第1の層に用いられる未硬化樹脂は、例えば、エポキシ樹脂、硬化剤、硬化剤、硬化剤、着色剤、充填剤、低粘度剤、その他の材料を粉砕、混合、溶解することによって製造することができる。

【0079】さらに、溶解後の樹脂をロールにかけることによって、シート状に成形して用いる。

【0080】得られた樹脂シートは非常に脆いので、所定大きさに切断する際には、以下のような手段を用いることが好ましい。まず樹脂シートを薄紙状で加熱し、冷たい刃を押し当てることで切断する、または、樹脂シートは室温のままとし、加熱した刃を用いて切断する。樹脂シートまたは刃の加熱温度は、樹脂の硬化が進行しない程度に樹脂を充分に溶融させる温度が好ましく、典型的には、70℃～130℃が好ましい。

【0081】また、ガラス繊維などの繊維で強化したフロン樹脂を使用する場合には、樹脂、硬化剤、硬化促進剤、硬化剤、充填剤、その他の材料をアセトンなどの溶剤に溶解して適切な濃度の溶液を調製し、この溶液を溶液に塗布するか、溶液中に繊維を浸漬させ、乾燥、加熱、又は減圧下において、繊維を溶融させることによりフロン樹脂を形成することができる。

【0082】本発明の樹脂封止用半導体装置における第

層は、成形時には、低粘性の樹脂を用いる点に特徴を有する。

【0083】これらの低粘性の樹脂は、熱硬化度が大層に低下するため、従来のトランスフッ成形法で成形すると、成型時にパッケージが壊れたり、パッケージの搬送に用いるランナー部の樹脂が壊れなくなり、搬送が困難となる。しかしながら、樹脂シートを用いた成形法では、図1に示す内部金具8によるランナー部を型からエジェクトできるため、トランスフッ成形法のように、ピンを用いたエジェクト法よりもランナー部に対するダメージが大幅に少なくなる。さらに、ランナー部を有しないこの成形法では、樹脂の低粘性率化による熱硬化度の低下の影響をほとんど受けない。

【0084】硬化中に溶融した樹脂を用いるボウイング法では、低粘性率化するためにゴムを用いて封止すると、成形時にその大きく柔軟な樹脂構造中に溶融したエジェクトできるため、ランナー部としての信頼性を低下させる。さらに、低粘性率化のためにMBS等のゴム粒子を加した樹脂中に分散したものを用いる場合には、溶剤を減らすことでその分散させたゴム粒子が再び凝集することになり、剥離層としての役割を失い、樹脂としての強度を低下させる。また、ボウイング法では、溶剤を溶かしさせるために溶剤樹脂を500μm以下にしており、T-C-P (Tape Carrier Package) タイプのものを製造していた。しかし、BGAパッケージでは、一般に、ワイヤーボンディングタイプであるため、そのワイヤーが十分覆う樹脂厚が最低でも500μm以上必要であり、ボウイング法での封止は不可能である。さらに、ボウイング法では、成形後の寸法精度が悪いという欠点がある。

【0085】したがって、樹脂シートを用いて封止する方法を用いることにより、これらの欠点をカバーして、低粘性率樹脂を用いて封止することができる。

【0086】次に、本発明の半導体装置の第2の層について説明する。

【0087】第2の層において使用される未硬化樹脂としては、第1の層と同様の熱硬化性樹脂、さらに、熱可塑性樹脂、ゴム、およびフロン樹脂、炭化ケイ素、炭化ケイ酸、窒化アルミニウム、アルミナ、ゾルコニア、フェニール系、トロン系、アセチド系、銅、麻、絹、および羊毛などの材料を粉砕、混合、溶解してロールにかけ

ることによって形成することができる。

【0088】なお、シートの寸法および厚さは、基板の裏面に設けられたパッド電極の寸法に応じて、適宜選択することができる。

【0089】得られたシートは、第1の層の場合と同

膜にして所定の寸法に切断した後、背面に収縮防止板を取り付けて封止を用いる。

【0091】シート状の半導体装置の背面に取り付け得る収縮防止板の材質としては、金、銀、セラミックス、およびプラスチックなどが挙げられる。

【0092】金銀として、導電性が高く、さらに熱膨張性を考慮すると熱膨張性の高いものが好ましい。具体的には、例えば、銀、銅、アルミニウム、ニッケル、クロム、亜鉛、スズ、鉛、金、鉛、マグネシウム、チタン、

【0093】このように背面に収縮防止板を取り付けた樹脂シートを用いて、半導体装置を製造するに当たっては、図4に示すような工程にしたがって行うことができる。

【0094】まず、図4(a)に示すように、半導体素子がボンディングワイヤ4によって実装された基板1の上に、収縮防止板11を取り付けられた封止樹脂シート3を配置する。なお、基板1の表面には、入出力端子用のはんだパッドが二次元的に配列されている。

【0095】次に、図4(b)に示すように外側金型7を締め、パッケージとの密着を求めてバリの発生を抑える。最後に、図4(c)に示すように内側金型8を締めて、樹脂しながら樹脂を硬化させることによって、第2の樹脂の樹脂封止層半導体装置が得られる。

【0096】この方法によると、半導体チップを封止した基板と収縮防止板との間に樹脂シートが決定され、かつ、収縮防止板の弾性率、厚さ、および熱膨張率を適切に決定することによって、変形後に反りが生じないパッケージが得られる。

【0097】なお、このように板を取り付けた樹脂シートで封止する場合にも、板の弾性率を a 、 (Pa) 、厚さを t 、 (mm) 、熱膨張係数を b 、 $(1/K)$ とし、半導体チップを封止した回路基板の弾性率、厚さ、および熱膨張係数を、それぞれ a_1 、 (Pa) 、 t_1 、 (mm) 、および b_1 、 $(1/K)$ とすると、以下の式に示される様な関係であることが望まれる。

【0098】 $0.8 < a_1/t_1 \times b_1 / a \times t \times b < 1.2$

以上、半導体装置の封止に着目してパッケージ基板の反りを低減する方法を説明したが、基板の反りを低減する方法は、これに限定されるものではない。すなわち、チップを実装した基板板の封止に加えて、パッケージ基板と回路基板との間に熱硬化性樹脂シートを挟んで加熱圧着することによって、基板の反りを低減することもできる。

【0099】この場合、回路基板と前記基板の間に配

される実装樹脂、および半導体チップを接続した基板の表面を覆うする封止樹脂の特性を適切に値に設定することによって、実装後に反りが生じなくなり、実装時にける不良発生率を低減することかできる。特性としては、樹脂の弾性率、厚さ、および熱膨張率が挙げられ、具体的に、実装後の封止樹脂の弾性率を a 、 (Pa) 、厚さを t 、 (mm) 、熱膨張係数を b 、 $(1/K)$ とし、実装後の樹脂の弾性率を a_1 、 (Pa) 、厚さを t_1 、 (mm) 、熱膨張係数を b_1 、 $(1/K)$ とすると、以下の式に示されるような関係であることが望まれる。

【0100】 $0.8 < a_1/t_1 \times b_1 / a \times t \times b < 1.2$

なお、実装に用いる樹脂シートは、平めはんだ端子に対応する部分に溝状部を設けておくことが好ましいが、はんだ端子は、樹脂シートに比較して深いボールであるために変形が小さい。そのため、溝状部を設けたい樹脂シートを用いても圧力をかけてはんだ端子を樹脂シートに押し付けて、シートに穴を開けて下の回路基板まで通して接続することができる。

【0101】樹脂シートを用いた実装方法の具体例を図5に示す。

【0102】まず、図5(a)に示すように、半導体素子がボンディングワイヤ4によって実装され、封止樹脂で樹脂シート5によって実装面が封止された基板1と、回路基板12の間に樹脂封止樹脂シート6を配置する。

【0103】次に、図5(b)に示すように上下の金型9および10で樹脂に封止することによって樹脂を硬化させる。パッケージと回路基板との間に配置された樹脂が、樹脂を硬化するので、パッケージの途中の反りや変形を防止して基板を平らにすることができる。

【0104】上述のように、パッケージ基板と回路基板との間に樹脂シートを配置して電子回路装置を製造する場合には、シートの厚さ方向において熱膨張係数に傾斜を生ずることによって、パッケージ基板の反りを防止するとともに、パッケージ基板に発生する応力歪みを効果的に緩和し、装置の信頼性をさらに向上させることができる。

【0105】以下、厚さ方向において熱膨張係数を段階的に異にした樹脂シートを用いた本発明の電子回路装置を詳細に説明する。

【0106】本発明の電子回路装置に用いられるパッケージ基板は、その表面に入出力端子用のはんだパッドが二次元的に配列されているものであれば、その材質は限定されない。例えば、ガラスエポキシ、フィカムケリア、およびセラミックス等を使用することができる。

【0107】最後に実装される半導体素子の種類は、何に限定されない。

【0108】また、図5Aパッケージ基板に半導体チップを接続する方法は特に限定されるものではなく、ワイヤボンディング、フリップチップ技術等も適用すること

ができる。なお、フリップチップ技術により実装する場合、半導体チップと回路基板との間に樹脂を充填することが好ましい。

【0109】半導体チップが実装されたパッケージ基板の断面は、樹脂封止またはメタルキャップにより封止されている。

【0110】パッケージ基板の断面には、例えば、以下に示すようにしてはんだパンブを形成することができる。すなわち、パッケージを加熱し、スクリーン印刷用のメタルペースクを用いて、パッケージ基板の樹脂パッド 19 に対応する部分にペーストを塗布印刷後、全体をリフローする。ここで、はんだペーストの代わりにはんだペースクを用いてよい。

【0111】本発明の電子回路装置に用いられる BGA パッケージの一例を、図 7 (a) に示す。BGA パッケージ 21 においては、AIN がもたらむパッケージ基板 22 の表面に半導体チップ 23 がバンプダイング 27 により接続されており、さらに、樹脂キャップ 27 によって封止されている。また、パッケージ基板 22 の表面には、はんだパンブ 29 が形成されている。

【0112】また、BGA パッケージを実装するための回路基板の材質は、特に限定されるものではない。例えば、ガラスエポキシ、ポリイミド、アルミナ、および酸化アルミナ等を使用することができる。

【0113】図 7 (b) に回路基板の一例を示す。図示するように、ガラスエポキシ製の回路基板 28 の表面に、樹脂パッド 29 が形成されている。

【0114】本発明において、パッケージ基板と回路基板とを間に配置される樹脂シートは、熱硬化性樹脂であれば、任意の樹脂を使用することができる。具体的には、エポキシ樹脂、ポリイミド樹脂、マレミド樹脂、シリコン樹脂、フェノール樹脂、ポリウレタン樹脂、アクリル樹脂、および/またはエポキシ樹脂等が挙げられる。

【0115】本発明に用いられる樹脂シートは、例えば、樹脂、硬化剤、充填剤、硬化熱媒、および必要に応じてその他の熱硬化剤を混合、溶解した後、ロールにかけることによって製造することができる。

【0116】硬化剤としては、エポキシ樹脂を使用する場合、フェノール樹脂を使用することが好ましい。また、充填剤としては、石英フィラ、溶融フィラ等が挙げられ、フィラの割合は、0.1～200 μm 程度とすることができる。硬化熱媒としては、例えば、トリフェノールスワイン、ヘキサデシメチルベンゾール、および、N-ジメチルピロヘキシルアミン等が挙げられる。

【0117】本発明の電子回路装置に用いられる樹脂シートは、単さ方向における熱膨張係数を発熱的に変化させて傾斜を与えたものであり、この樹脂シートにおける熱膨張係数の値は、パッケージ基板および回路基板

の熱膨張係数の値の間であることが好ましい。

【0118】樹脂シートの厚さ方向での熱膨張係数の値は、前述の充填剤の量やシートの厚さ方向で段階的に変えることによって変化させることができ、熱膨張係数を段階的に変化させた複数のシートを積層して製造することが好ましい。この場合、積層されるシート枚数は多いほど好ましいが、少なくとも 3 層あれば、バンプ接続部に発生する応力を緩和することができる。

【0119】また、樹脂シートにおける熱膨張係数の変化の方向は、パッケージ基板と回路基板との熱膨張係数に応じて選択することができる。例えば、ガラスエポキシ製（熱膨張係数： 40×10^{-6} ppm/°C）の回路基板の上に、AIN（熱膨張係数： 5×10^{-6} ppm/°C）基板で構成されるパッケージを実装する場合、パッケージ基板側から回路基板基板側に向けて樹脂シートの熱膨張係数を増加させると、応力を分散し、パッケージ基板裏面のバンプ形成および回路基板表面のバンプレーション線の断絶を防止することができる。樹脂シートにおける熱膨張係数の変化の方向が逆の場合には、パッケージが膨張される部分の回路基板基板部分の反りを小さくできるという効果が得られるのでより好ましい。

【0120】なお、パッケージ基板の熱膨張係数と回路基板の熱膨張係数との差が上記と逆の場合には、樹脂シートにおける熱膨張係数の変化の方向も逆とすることが好ましい。

【0121】前述の樹脂シートは、その寸法を線裁法で確保するパッケージ基板の線裁寸法に比較して 20%～40% 大きくすることが好ましい。この範囲内である、パッケージ基板と回路基板との熱膨張係数の相違に起因して発生する応力を、4 辺等に分散させることによって、一辺に集中するのを避けることができるので、パッケージが回路基板から剥離することを防止できる。

【0122】なお、樹脂シートの厚さは、バンプ接続の寸法に依りて適宜選択することができ、特に限定されるものではない。

【0123】本発明の電子回路装置に用いられる樹脂シートは、図 7 (a) に示すように、パッケージのバンプに対応した位置に貫通孔 41 を設けることが好ましい。なお、A-A' における断面を図 7 (b) に示す。樹脂シート 40 には、貫通孔 41 が形成されているので、パッケージ基板のバンプと回路基板のバンプ電極との間に樹脂が残留することなく、より確実に接続することができる。

【0124】バンプ電極のはんだ組成が半導体組成と近接する場合には、加熱時にはんだが変形してバンプ電極と回路基板の電極パッドとの接触が不密となるおそれがあるが、樹脂シートに貫通孔を設けることによって、このような接触不良は防止される。したがって

で、パンパ電極と電極パッドとを確実に電気的に接続することができ、

【0125】貫通孔は、パンパ電極の直径と同等法で形成することが好ましいが、 $50\mu\text{m}$ 程度の差があってもよい。

【0126】このような貫通孔は、エッチングを用いて樹脂シートに形成することができるが、 $100\mu\text{m}$ ピッチ以上の孔の場合には、プレスを用いた圧入法で形成することが望ましい。

【0127】さらにパンパピッチが狭いパッケージを回路配線基板上に実装する場合には、前述の貫通孔を有するシートを用いても、パンパ電極と電極パッドとの接続が不完全となるので、パンパ電極高さを高くした高アスペクト比パンパを形成するのが好ましい場合がある。

【0128】このような場合には、図7(c)に示すように、パンパ電極の対応する位置に設けられた貫通孔41中に金線導体45を埋め込まれた樹脂シートを用いることが好ましい。これによって、樹脂シート中に埋め込んだパンパを接続する必要がなくなり、パンパ電極と回路配線基板上の電極パッドとの接続を確実に実施できる。なお、この場合、樹脂シート中に埋め込まれている金線導体の上部が、接続するほどに体積より大きい体積で、樹脂平坦面より若干円形状を有していることが望ましい。

【0129】貫通孔に埋め込まれた金線としては、パンパと同じ組成のものはなくとも望ましいが、パンパと同じPb/Ba系合金であれば、任意の組成の合金を使用することができる。場合によっては、Au、Cu、Ni、Ag、Ti、あるいはこれらの組み合わせによる積層構造を用いることもできる。

【0130】次に、図8を参照して、上述の樹脂シートを用いた本発明の電子回路装置の製造方法を説明する。

【0131】図8(a)に、本発明の電子回路装置の製造工程を要する断面図を示す。

【0132】まず、図8(a)に示すように、回路配線基板28をセクタ3で覆然し、その裏面に、半導体配線の樹脂シート30を、例えば、 10kg/mm^2 で圧入した状態で配置する。これによって、樹脂シート30を回路配線基板28の表面に密着させることができ、位置合わせ後に樹脂シートが所定の位置から移動することはない。

【0133】次に、ハーフミラーを有して位置合わせを行うボンダを用いて、図8(b)に示すように、回路配線基板28上に配線された導体シート30の上に、BGAパッケージ21のパンパ電極25と、回路配線基板28の対応する電極パッド29とを位置合わせする。なお、回路配線基板28上のセクタ3およびパッケージ21を保持するコレット34は、 150°C に加熱されているが、パンパ電極25は良品率より高いため、はんだパンパ電極が脱落することはない。

【0134】続いて、図9(a)に示すように、コレット

トを下方に移動し、半導体した樹脂シート30中にパンパ電極25が配線するように、例えば、 30kg/mm^2 で圧入して、パッケージ21のパンパ電極25と回路配線基板28の電極パッド29とを密着させる。さらに温度を上げさせることによってはんだを溶融し、回路配線基板28の電極パッド29とパンパ電極25とを接続する。

【0135】以上の工程を実施することにより、図9(b)に示す電子回路装置35が得られる。

【0136】なお、上述の製造方法では、ボンディングワイヤーによって半導体チップがパッケージ基板上に実装されたBGAパッケージを回路配線基板上に実装したが、半導体チップの実装方法は、これに限定されるものではない。例えば、フラッグチップ実装法により半導体チップが接続されたBGAパッケージを用いることもでき、この場合に得られる電子回路装置の例を図10に示す。なお、この場合には、図示するように、半導体チップ25とパッケージ基板22との隙間には、樹脂38が充填されていることが好ましい。

【0137】【作用】本発明の樹脂封止型半導体装置は、成形後の樹脂とTensileとを限定した樹脂を用いて封止しているため、反りを低減したBGAパッケージを得ることができ、実装時の不良発生率を大幅に低減できる。

【0138】特に、成形後の厚みにくいようにするシート状に加工した樹脂を使用する場合には、成形時の樹脂の樹脂樹脂がトランスファ成形法に比べて非常に小さく、しかも樹脂を流すためのランナーなどを設ける必要がないので、樹脂の精度を高めることができる。したがって、樹脂化樹脂をシート加工し、プレス金型内で半導体素子に加熱・圧入しながら硬化させて封止することによって、樹脂の反りを防止するとともに、バリの発生を防止することもできる。

【0139】さらに、樹脂の特性によるパッケージの熱膨張率の低下で、トランスファ法では困難となる熱収縮やエジェクトの問題を、シートを用いた方法では金型の平面でエジェクトする方法を併用することにより解決できる。

【0140】樹脂の特性を限定しない場合でも、一方の面に回路防止板を貼り付けた樹脂シートを用いることによって、半導体素子を実装した基板と樹脂封止型ととの間に挟まれた状態で樹脂を硬化させることができるので、反りを防止したパッケージが得られる。

【0141】したがって本発明によれば、樹脂封止型半導体装置の信頼性を長期にわたって確保することができ、

【0142】また、本発明の電子回路装置においては、BGAパッケージ基板と回路配線基板との間に、硬さ方向における熱膨張率等に違いを有する樹脂シートを配置しているため、パンパ接続部に発生する応力を差動的に

熱和することができる。その結果、電子移動距離の信頼性寿命を向上させることが可能になる。

【0143】さらに、未炭化炭素をシート状に成形して使用しているので、開閉に媒体状態を各段させる場合により長時間を必要としなくなり、低コストの薄膜にもなる。このように炭素をシート状に成形することによって、炭素中に含まれるフィラの径係が大い場合でも、BG Aパッケージと回路配線基板との間に容易に炭素を配線することができる。

【0144】炭素体の構造を用いた場合には、各段が充分でないために、パッケージ基板と回路配線基板との間隙部分に炭素を均一に配線することが困難であるばかりでなく、前部部分にボイドが発生することに起因して十分な信頼性が得られないという問題があったが、本発明においては、寸法が定められた未炭化炭素の炭素シートを回路配線基板上に配線した後、この炭素シートの上にパッケージを形成して圧力を加えながら圧入を行うので、側面を炭素部分に均一に配線することができ、しかも、ボイドが発生することはない。

【0145】したがって、パワートランジスタに発生する電力を低減して、電子回路装置の信頼性を向上させることができる。

【0146】

【実施例】以下、本発明の具体例を示して、本発明をより詳細に説明する。

【0147】（実施例1）まず、基板として、以下に示す各成分を用い、それぞれに示す割合で配合し炭素シートを作成した。

【0148】（炭素1）シリコンゴムとしてのゾテラルがリンロキサン（東芝シリコン社製、TSS 200）100部に、基剤として有機過酸化剤であるベンゾイルパーオキシドを3部に加え、さらに充填材として炭素シリカ（GR-80AK）を350部、シリコンカップリング剤としてA-187（住友化学製）を3部、着色剤としてカーボンブラック（CB-30）を1.5部混入、各成分を2本ロールを用い45℃で混練して、未炭化シリコンゴム組成物を得た。

【0149】この炭素の成型後の室温における弾性率は、 2.5×10^5 Paであり、熱膨張率は、 3.3×10^{-5} (1/K)であり、T_{an δ}は0.22であった。

【0150】（炭素2）ポロダールとしてポリゲンプロラウドとヘキサフルオロプロピレン（デュポン社製、V100A）を100部を用い、基剤として炭素シリカである炭素化ベンゾイルを2部混入、さらに充填材として炭素シリカ（GR-80AK）を350部、シリコンカップリング剤としてA-187（住友化学製）を3部混入、着色剤としてカーボンブラック（CB-30）を1.5部混入、各成分を2本ロールを用い130℃で混練して、炭素化ポロダール組成物を得た。

【0151】この炭素の成型後の室温における弾性率は

3.0 × 10⁵ Paであり、熱膨張率は、 3.1×10^{-5} (1/K)であり、T_{an δ}は0.25であった。

【0152】（炭素3）エポキシ樹脂としてE8X-223（住友化学製、エポキシ重量比20、硬化点85℃）を70部、導電性エポキシ樹脂としてAER-745（住友化学製、炭素化ベンゾイル樹脂）を30部、フェノール樹脂としてKL-2233（三井重化学製、フェノールアラセキ樹脂、硬化点64℃、水膨張率180）を5部、シリコンカップリング剤としてA-187（住友化学製）を3部、着色剤としてカーボンブラック（CB-30）を1.5部、硬化促進剤としてC17Z（明細化成型、ハブタデンシイダゾール）を2部、シリコンゴムとして加硫炭化クイ付加型シリコンゴムを14部、MBS平均粒径300nmを45部、導電剤としてエポキシ樹脂を2部、微粒子として炭素化アンチモンを14部、充填材として炭素シリカGR-80AKを370部混入した。シリコンゴムおよびMBSは予め炭化剤に分散させて用いた。すなわち、有機炭化剤中でフェノール樹脂を炭化剤以上の量で均熱炭化し、シリコンゴムおよびMBS粉末を炭化した後、炭化・混合し、さらに3本ロールにて混練し、均一に分散させ、炭化粒子径を小さくした。その後、各成分を2本ロールで混練して、未炭化樹脂組成物を得た。

【0153】この炭素の成型後の室温における弾性率は、 2.4×10^5 Paであり、熱膨張率は、 2.4×10^{-5} (1/K)であり、T_{an δ}は0.13であった。

【0154】（炭素4）シリコンゴムとして、無炭化炭素付加型シリコンゴムを12部、MBS平均粒径300nmを40部混入した以外は、前述の炭素組成3と同様の配合で未炭化樹脂組成物を得た。

【0155】この炭素の成型後の室温における弾性率は、 3.8×10^5 Paであり、熱膨張率は、 2.2×10^{-5} (1/K)であり、T_{an δ}は0.09であった。

【0156】（炭素5）シリコンゴムとして、加硫炭素付加型シリコンゴムを10部、MBS平均粒径300nmを30部混入した以外は、前述の炭素組成3と同様の配合で未炭化樹脂組成物を得た。

【0157】この炭素の成型後の室温における弾性率は、 6.1×10^5 Paであり、熱膨張率は、 2.0×10^{-5} (1/K)であり、T_{an δ}は0.06であった。

【0158】（炭素6）シリコンゴムとして、無炭化炭素付加型シリコンゴムを2部、MBS平均粒径300nmを10部混入した以外は、前述の炭素組成3と同様の配合で未炭化樹脂組成物を得た。

【0159】この炭素の成型後の室温における弾性率は、 1.2×10^5 Paであり、熱膨張率は、 1.8×10^{-5} (1/K)であり、T_{an δ}は0.04であった。

【0160】（炭素7）シリコンゴムとして、無炭化炭素付加型シリコンゴムを2部、MBS平均粒径300nmを5部混入した以外は、前述の炭素組成3と同様の配合で未炭化樹脂組成物を得た。

23

の配合で非酸化樹脂組成物を得た。

【0161】この樹脂の充填量の値域における弾性率は 1.60×10^6 Paであり、熱膨張率は 1.4×10^{-4} (1/K)であり、 $T_{\text{an } \delta}$ は0.03であった。

【0162】上述の段階1~7の組成物を、それぞれプレスを用いて所定の厚さのシートに成形し、さらに800 g/mの厚さまで圧縮して一般の樹脂シートを得た。次に、加熱したシートに所定の用を押し当てることによって、 $3.2 \text{ mm} \times 3.2 \text{ mm}$ の大きさで切断した。

【0163】(実施例1-1) BGA (出入口端子39 6ピン、1.5 mmピッチ、ガラスエポキシ樹脂製の熱膨張係数 1.2×10^{-4}) の半導体チップ ($1.5 \text{ mm} \times 1.5 \text{ mm} \times 400 \mu\text{m}$) の上に樹脂1の組成物の封止用樹脂シートを配置し、プレス金型内で182℃、1分間加熱圧着した。さらに、180℃で8時間アフターキュアして、パッケージを得た。得られたパッケージの樹脂部の大きさは、 $3.5 \text{ mm} \times 3.5 \text{ mm}$ であり、その厚さは1200 μm であった。

【0164】その後、はんだリフローによって、パッケージを実装基板(ガラスエポキシ製)に実装した。実装 20 後のパッケージと基板の間隔は410 μm であった。

【0165】(実施例1-2) BGA (出入口端子39 6ピン、1.5 mmピッチ、ガラスエポキシ樹脂製の熱膨張係数 1.2×10^{-4}) の半導体チップ ($1.5 \text{ mm} \times 1.5 \text{ mm} \times 400 \mu\text{m}$) の上に樹脂2の組成物の封止用樹脂シートを配置し、プレス金型内で190℃、3分間加熱圧着した。さらに、180℃で8時間アフターキュアして、パッケージを得た。

【0166】得られたパッケージの樹脂部の大きさは、 $3.5 \text{ mm} \times 3.5 \text{ mm}$ であり、その厚さは1200 μm で 30 ある。

【0167】その後、はんだリフローによって、パッケージを実装基板(ガラスエポキシ製)に実装した。実装 後のパッケージと基板の間隔は410 μm であった。

【0168】(実施例1-3) BGA (出入口端子39 6ピン、1.5 mmピッチ、ガラスエポキシ樹脂製の熱膨張係数 1.2×10^{-4}) の半導体チップ ($1.5 \text{ mm} \times 1.5 \text{ mm} \times 400 \mu\text{m}$) の上に樹脂3の組成物の封止用樹脂シートを配置し、プレス金型内で182℃、1分間加熱圧着した。さらに、180℃で8時間アフターキュア 40 して、パッケージを得た。

【0169】得られたパッケージの樹脂部の大きさは、 $3.5 \text{ mm} \times 3.5 \text{ mm}$ であり、その厚さは1200 μm であった。

【0170】その後、はんだリフローによって、パッケージを実装基板(ガラスエポキシ製)に実装した。実装 後のパッケージと基板の間隔は410 μm であった。

【0171】(実施例1-4) BGA (出入口端子39 6ピン、1.5 mmピッチ、ガラスエポキシ樹脂製の熱膨張係数 1.2×10^{-4}) の半導体チップ ($1.5 \text{ mm} \times$ 50

$1.5 \text{ mm} \times 400 \mu\text{m}$) の上に樹脂4の組成物の封止用樹脂シートを配置し、プレス金型内で182℃、1分間加熱圧着した。さらに、180℃で8時間アフターキュアして、パッケージを得た。

【0172】得られたパッケージの樹脂部の大きさは、 $3.5 \text{ mm} \times 3.5 \text{ mm}$ であり、その厚さは1200 μm であった。

【0173】その後、はんだリフローによって、パッケージを実装基板(ガラスエポキシ製)に実装した。実装 後のパッケージと基板の間隔は410 μm であった。

【0174】(実施例1-5) BGA (出入口端子39 6ピン、1.5 mmピッチ、ガラスエポキシ樹脂製の熱膨張係数 1.2×10^{-4}) の半導体チップ ($1.5 \text{ mm} \times 1.5 \text{ mm} \times 400 \mu\text{m}$) の上に樹脂5の組成物の封止用樹脂シートを配置し、プレス金型内で182℃、1分間加熱圧着した。さらに、180℃で8時間アフターキュアして、パッケージを得た。

【0175】得られたパッケージの樹脂部の大きさは、 $3.5 \text{ mm} \times 3.5 \text{ mm}$ であり、その厚さは1200 μm であった。

【0176】その後、はんだリフローによって、パッケージを実装基板(ガラスエポキシ製)に実装した。実装 後のパッケージと基板の間隔は410 μm であった。

【0177】(実施例1-6) BGA (出入口端子39 6ピン、1.5 mmピッチ、AlN基製の熱膨張係数 0.4×10^{-4}) の半導体チップ ($1.5 \text{ mm} \times 1.5 \text{ mm} \times 400 \mu\text{m}$) の上に樹脂1の組成物の封止用樹脂シートを配置し、182℃、1分間プレス金型で加熱圧着した。さらに、180℃で8時間アフターキュアして、パ 50 ヌッケージを得た。

【0178】得られたパッケージの樹脂部の大きさは、 $3.5 \text{ mm} \times 3.5 \text{ mm}$ であり、その厚さは1200 μm であった。

【0179】その後、はんだリフローによって、パッケージを実装基板(ガラスエポキシ製)に実装した。実装 後のパッケージと基板の間隔は410 μm であった。

【0180】(実施例1-7) BGA (出入口端子39 6ピン、1.5 mmピッチ、ガラスエポキシ樹脂製の熱膨張係数 1.2×10^{-4}) の半導体チップ ($1.5 \text{ mm} \times 1.5 \text{ mm} \times 400 \mu\text{m}$) の上に樹脂6の組成物の封止用樹脂シート、および微細防止膜としての微膜(厚さ260 μm)を配置し、プレス金型内で182℃、1分間加熱圧着した。さらに、180℃で8時間アフターキュアして、パッケージを得た。

【0181】得られたパッケージの樹脂部の大きさは、 $3.5 \text{ mm} \times 3.5 \text{ mm}$ であり、その厚さは1400 μm であった。

【0182】その後、はんだリフローによって、パッケージを実装基板(ガラスエポキシ製)に実装した。実装 後のパッケージと基板の間隔は410 μm であった。

【0183】(実例1-8) BGA (出入力端子396ピン、1.5mmピッチ、ガラスエポキシ樹脂基板の熱膨張係数: 2×10^{-6}) の半導体チップ (15mm×15mm×400μm) の上に樹脂7の組成の封止用樹脂シート、および樹脂封止板としてのステンレス板 (厚さ200μm) を配置し、プレス金型内で182℃、1分間加熱施した。さらに、180℃で8時間アフターキュアして、パッケージを得た。

【0184】得られたパッケージの樹脂部の大きさは、3.5mm×3.5mmであり、その厚さは1400μmであった。

【0185】その後、はんだリフローによりパッケージを実装基板 (ガラスエポキシ樹脂) に実装した。実装後のパッケージと基板の間隔は410μmであった。

【0186】(比較例1-1) BGA (出入力端子396ピン、1.5mmピッチ、ガラスエポキシ樹脂基板の熱膨張係数: 2×10^{-6}) の半導体チップ (15mm×15mm×400μm) の上に樹脂8の組成の封止用樹脂シートを配置し、プレス金型内で182℃、1分間加熱施した。さらに、180℃で8時間アフターキュアして、パッケージを得た。

【0187】得られたパッケージの樹脂部の大きさは、3.5mm×3.5mmであり、その厚さは1200μmであった。

【0188】その後、はんだリフローによりパッケージを実装基板 (ガラスエポキシ樹脂) に実装した。実装後のパッケージと基板の間隔は410μmであった。

【0189】(比較例1-2) BGA (出入力端子396ピン、1.5mmピッチ、ガラスエポキシ樹脂基板の熱膨張係数: 2×10^{-6}) の半導体チップ (15mm×15mm×400μm) の上に樹脂7の組成の封止用樹脂シートを配置し、プレス金型内で182℃、1分間加熱

*熱圧着した。さらに、180℃で8時間アフターキュアして、パッケージを得た。

【0190】得られたパッケージの樹脂部の大きさは、3.5mm×3.5mmであり、その厚さは1200μmであった。

【0191】その後、はんだリフローによりパッケージを実装基板 (ガラスエポキシ樹脂) に実装した。実装後のパッケージと基板の間隔は410μmであった。

【0192】以上の実例1-1~1-8、および比較例1-1~1-2で得られたパッケージ、実装後のパッケージを用いて以下のような試験を行った。

【0193】1) 発熱サイクル試験
作成したパッケージを冷熱サイクルに供し、デバイスの動作特性をチェックして不良発生率を調べた。なお、冷熱サイクルは、-65℃～温度+150℃を1サイクルとし、これを1000~10000サイクル繰り返した。

【0194】2) 実装後の冷熱サイクル試験
実装後のパッケージを冷熱サイクルに供し、デバイスの動作特性をチェックして不良発生率を調べた。なお、冷熱サイクルは、-65℃～温度+150℃を1サイクルとし、これを1000~10000サイクル繰り返した。

【0195】3) パッケージの反り測定
パッケージの成形後の反りを図3 (a) に示す方法で測定した。

【0196】4) 実装後のパッケージの反り測定
パッケージの実装後の反りを図3 (b) に示す方法で測定した。

【0197】以上の試験結果および測定の結果を、下記表1に示す。

【0198】

【表1】

表 1

		実 施 例												比較例	
		1-1	1-2	1-3	1-4	1-5	1-6	1-7	1-8	1-1	1-2	1-3	1-4	1-5	1-6
冷 熱 サ イ ク ル 試 験 (不良数/サンプル数)	180時間	0/20	3/20	0/20	0/20	0/20	0/20	3/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20
	300時間	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20
	360時間	0/20	1/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20
	560時間	0/20	3/20	0/20	1/20	1/20	1/20	3/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20
	1000時間	0/20	3/20	2/20	2/20	2/20	1/20	1/20	2/20	0/20	0/20	0/20	0/20	0/20	0/20
実 装 後 の 冷 熱 サ イ ク ル 試 験 (不良数/サンプル数)	直後	0/20	0/20	3/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20
	100時間	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20
	300時間	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20
	360時間	0/20	0/20	0/20	1/20	1/20	2/20	1/20	1/20	1/20	1/20	1/20	1/20	1/20	1/20
	1000時間	0/20	0/20	1/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20	0/20
パッケージの反り (L/L0)		0.2	0.1	2.8	4.2	5.3	0.5	2.6	8.2	3.5	11.2				
実装後のパッケージの反り (L/L0)		0.1	0.1	2.2	3.7	4.4	0.4	2.3	3.1	9.6	15.5				

表1に示すように、成形後の弾性率およびα値が所定の範囲である樹脂を用いた実施例1-1~1-6のパッケージは、反りの割合が小さく、6%を超えること

がないので、冷熱サイクル試験での不良発生率も低い。実装後の反りの割合は、成形後にはより小さくなるので、冷熱サイクル試験における不良発生率は低く、信頼

性が非常に良好である。

【0209】基板を取り付けた樹脂シートを用いた実験例1〜7および実施例1〜8のパッケージの構造も同様である。これらの割合が小さいので、冷熱サイクル試験、実装後の冷熱サイクル試験において不良発生率が低い。高い信頼性が得られたことがわかる。

【0210】これに対して、成形後の膨張率および α 値が本発明の範囲外である樹脂6および7を用いた比較例1〜1〜2は、200時間の冷熱サイクル試験で不良が発生しており、十分な信頼性が得られていない。これらの比較例のパッケージは、いずれも反りの割合が10%程度と大きく、この大きな反りに起因して、不良発生率が高いことがわかる。また、実装後における冷熱サイクル試験での不良発生率が高い。

【0211】(実施例1)以下、本発明の具体例を示し、本発明の電子回路装置をより詳細に説明する。

【0212】樹脂シートの製造 まず、クレンゾールノ

ンリカ含有量(重量部) 熱膨張係数(ppm/°C)

樹脂シートa	350	2.8×10^{-4}
樹脂シートb	200	3.1×10^{-4}
樹脂シートc	100	3.4×10^{-4}

このような熱膨張係数を与える樹脂シートa、bおよびc、この順番で重ね、150 μ mの厚さを有する実装用樹脂シートを調製した。なお、実装する際には、温度を硬化温度以下に保持しないことにより、樹脂を未硬化状態に保持し、溶融シリカの含有量が横方向で均一になるため、厚さ方向において熱膨張係数を段階的に異にした実験用樹脂シートが得られる。

【0213】この実験用樹脂シートの熱膨張係数が小さい順(樹脂シートa)がガラスエポキシ樹脂板に接するように配置し、予め半導体チップを表面に実装したBG Aパッケージを、前述の図7および8に示す工程によりガラスエポキシ樹脂板に実装し、得られた電子回路装置を実験例1〜1とした。

【0214】なお、パッケージ基板としては、30mm角で裏面に356ピンの端子を有するA1N板を使用した。ここで、パッケージ基板であるA1N、およびシリコン基板であるガラスエポキシの熱膨張係数は、それぞれ、 5.1×10^{-4} (ppm/°C)および 4.0×10^{-4} (ppm/°C)である。

【0215】さらに、前述とは逆に、実験用樹脂シートの熱膨張係数が大きい順(樹脂シートe)がガラスエポキシ樹脂板に接するように配置した以外は前述にて、実験例1〜2の電子回路装置を製造した。

【0216】得られた電子回路装置について、冷熱サイクル試験を行い、256ピンのうち1箇所でも絶縁がオープンになった場合を不良として信頼性を評価した。なお、シンプル数は1000個とし、-25°C(30分)〜25°C(5分)〜125°C(30分)〜25°C(5分)を1サイクルとして試験を行った。サイクル

* 明ラックタイプのエポキシ樹脂(EOCN-195XL;佐光化学社製) 100重量部、硬化剤としてのフェノール樹脂54重量部、光増感剤としてのベンジルメチルアミン6重量部、触媒としてのベンジルメチルアミン6重量部、その他の熱硬化剤としてカーボンブラック3重量部、およびシリコンカプリング剤3重量部を混合、混合、溶融してロールにかけ、さらにこれを3.5×3.5mmにカットして厚さ50 μ mの未硬化樹脂シートを調製した。得られた樹脂シートをシートaとした。

【0217】さらに、樹脂シリカの割合を変える以外に、前述と同様の組成で同様の厚さの2種類のシートを調製した。なお、樹脂シリカの割合は、それぞれ200重量部および100重量部とし、得られた樹脂シートをそれぞれシートbおよびcとした。

【0218】樹脂シートa〜cの熱膨張係数は、それぞれ以下のとおりであった。

【0219】

熱膨張係数(ppm/°C)

シートa	2.8×10^{-4}
シートb	3.1×10^{-4}
シートc	3.4×10^{-4}

値と累積不良率との関係は、図11に示す。

【0220】図11中、曲線aおよびbは、それぞれ実験例1〜1および実験例1〜2の結果を表わす。

【0221】また、曲線c、dおよびeは、以下の条件下で、実験例と同様のパッケージを同様のガラスエポキシ樹脂板に実装して得られた比較例の電子回路装置についての結果である。

【0222】曲線c:樹脂シートaを用い

樹脂d:フィラ含有量40%の樹脂シート(厚さ150 μ m)

曲線e:フィラ含有量40%の樹脂シート(厚さ150 μ m)

図11に示すように、本発明の電子回路装置(曲線aおよびb)は、500サイクルまで不良が発生しないことがわかる。特に、熱膨張係数の大きなモジュール基板に、実験用樹脂シートの熱膨張係数の小さい順が接するように配置した場合(曲線c)の場合には、不良の発生が小さい。

【0223】これに対して、樹脂貼付を行わなかった試験(曲線d)は、500サイクルで不良が発生し、1000サイクル以上で100%不良となった。

【0224】樹脂シートを用いた場合(曲線d)、および樹脂中にフィラを均一に含有させた場合(曲線e)には、曲線cと比較して信頼性が向上しているものの、500サイクルでの不良の発生率は、75%を越えている。

【0225】次に、パッケージの調製に存在する実験用樹脂シートの寸法と、積層厚率との関係を、パッケージ基板およびモジュール基板の材質を変化させて調

た。

【0210】図12に、得られた結果を示す。なお、試験は、前述の実施例1-1と同様にして製造し、試験の形状、鋼数、および信頼性試験環境は、いずれも前述の図10の場合と同様にして試験を行った。信頼性は、黒々

パッケージ基板	
曲線f	A1N
曲線g	アルミナ
曲線h	ガラスエポキシ
曲線i	A1N

(但し、熱膨張係数が同一な樹脂を配置した)

いずれの組み合わせについても、パッケージの樹脂に存在する樹脂シートの寸法が20%未満の場合には、パッケージ基板から剥がれる不良が発生し、一方、樹脂シートの寸法が40%より大きい場合には、樹脂全体が回路配線基板から剥がれる不良が発生した。パッケージの樹脂に存在する樹脂シートの寸法がパッケージの縦横寸法に比較して20%〜40%の場合には、いずれの場合においても高い信頼性寿命が得られた。

【0210】続いて、パッケージの寸法と、信頼性寿命 Nf の結果を調べ、図13に示した。なお、パッケージの寸法を変える以外、前述の実施例1-1と同様にして電子回路装置を製造し、これについての測定結果を和算して表わした。

【0220】さらに、本発明の実装用樹脂シートに代えて50mmのフィラを5%添加した樹脂シートを用いて実装した場合、および樹脂シートを用いずに実装した場合について、試験に施定し、それぞれ曲線kおよびmで表わした。

【0221】図13に示すように、本発明の電子回路装置「曲線j」では、2.0mm角を超えるパッケージの場合でも、不良はほとんど発生しないが、均一にフィラが充填された樹脂を用いた場合（曲線k）では、1.5mm角を超えるると、不良の発生が多くなる。また、樹脂シートを用いずに実装した場合（曲線m）では、1.0mm角を超えるると不良の発生する。

【0222】図14には、パッケージに配置されるパンフ数と、パンフ接続率との関係を表わす。

【0223】図中、曲線nは、前述の実施例1-1と同様に製造した電子回路装置についての結果を表わす。曲線oは、同様の実装用樹脂シートのパンフ部に貫通孔を形成した場合の結果を表わし、さらに、曲線pは、樹脂シートに設けられた貫通孔に金属導体としてのはんだを埋め込んだ場合の結果を表わす。

【0224】図14に示すように、樹脂部係数の高さを有する樹脂シート（曲線n）は、パンフ電極数が1000個を超えるると接続率が低下し始めるが、貫通孔が設けられたシートを用いた場合（曲線o）では、1500個のパンフ電極数までは、接続率が低下しない。さらに、貫通孔に金属導体を埋め込まれた樹脂シ

* 図不記が5%を示すNf。で評価した。

【0217】曲線f、g、hおよびiは、それぞれ次のように、パッケージ基板とモジュール基板とを組み合わせる場合の結果を表わす。

モジュール基板	
ガラスエポキシ	
ガラスエポキシ	
ガラスエポキシ	
ガラスエポキシ	

(但し、熱膨張係数が同一な樹脂を配置した)

ートを用いた場合（曲線p）では、電極数が2000個を超えても、パンフ接続率はほとんど低下しない。

【0225】図15には、パンフ電極高さと接続抵抗率との関係を表わす。

【0226】図中、曲線qは、前述の実施例1-1と同様に製造した電子回路装置についての結果を表わす。曲線rは、同様の実装用樹脂シートのパンフ部に貫通孔を形成した場合の結果を表わし、さらに、曲線sは、樹脂シートに設けられた貫通孔に金属導体としてのはんだを埋め込んだ場合の結果を表わす。

【0227】図15に示すように、貫通孔が設けられていない樹脂シートを用いた場合（曲線q）には、2.5mmの高さのパンフでも接続抵抗率は十分に大きく、パンフ電極高さが高くなるにしたがって、接続抵抗率はさらに増加する。貫通孔を有する樹脂シートを用いた場合（曲線r）では、2.5mmの高さの電極高さは小さいものの、パンフ電極高さが高くなるにしたがって、前述の曲線qの場合と同様に増加する。貫通孔に金属導体を埋め込まれた樹脂シートを用いた場合（曲線s）では、接続抵抗率はほとんど増減せず一定の値を示す。

【0228】以上の結果から、パンフ電極が均一に施定した状態に貫通孔を有する樹脂シートを用いることによって、パンフ電極数およびパンフ高さが増加した場合でも、パンフ電極と回路配線基板の電極パッドとを、より密着に接続することができることがわかる。さらに、樹脂シートに設けられた貫通孔に金属導体を埋め込むことによって、電気の接続をよりいっそう確実に行うことができる。

【0229】

【発明の効果】以上詳述したように、本発明によれば、成歩の確率が非常に小さい樹脂を用いて製造することによって、または、背面に接続防止板を取り付けた樹脂シートを用いて製造することによって、基板の反りを防止したBGAパッケージが提供される。このようなパッケージを回路基板に実装した際には、接続部の信頼性を向上させた電子回路装置を得ることができる。

【0230】さらに、BGAパッケージと回路配線基板との間隔に厚さ方向における熱膨張係数を均一的に異にした樹脂シートを配置することによって、電子回路装置

のバンプ接続性に発生する応力低減を達成させ、信頼性寿命を向上させることができる。

【0231】かかるパッケージおよび電子回路装置は、種々の機能に適用可能であり、その工業的価値は絶大である。

【図面の簡単な説明】

【図1】本発明の樹脂封止型半導体装置の製造工程の一つを示す断面図。

【図2】(a)弾性と粘性との力学的な組合わせ機能図を示す図。

(b)応力緩和と歪み伝達との伝達機構を示す図。

【図3】パッケージの厚りを示す図。

【図4】本発明の樹脂封止型半導体装置の製造工程の他の例を示す断面図。

【図5】本発明の電子回路装置の製造工程の一つを示す断面図。

【図6】本発明の電子回路装置に用いられるBGAパッケージおよび樹脂封止基板を示す断面図。

【図7】本発明の電子回路装置に用いられる樹脂シートを示す図。

【図8】本発明の電子回路装置の製造工程を示す断面図。

【図9】本発明の電子回路装置の製造工程を示す断面図。

【図10】本発明の電子回路装置の他の例を示す図。

【図11】サイクル数と信頼不良率との関係を示す図。

【図12】樹脂シートの厚さと疲労寿命サイクル数との関係を示す図。

*

【図13】パッケージング法と疲労寿命サイクル数との関係を示す図。

【図14】接続バンプ数とバンプ接続部との関係を示す図。

【図15】バンプ高さと接続抵抗値との関係を示す図。

【図16】電流の電子回路装置を示す図。

【符号の説明】

1…ボールグリッドアレイ基板、2…はんだ端子、3…

半導体チップ

10

4…ボンディングワイヤ、5…封止用樹脂シート、6…

実装用樹脂シート

7…外側金型、8…内側金型、9…上側金型、10…下

側金型

11…収縮防止層、12…樹脂基板、13…封止樹脂、

14…はんだパッド

21…ボールグリッドアレイパッケージ、22…パッケ

ージ基板

23…半導体チップ、25…バンプ電極、26…樹脂キ

ャップ

20

27…ボンディングワイヤ、28…内部配線基板、29…

電極パッド

30…樹脂シート、32…加熱ヒータ

33…パッケージ実装用マウンターヘッド、34…加熱

ヒータ

40…樹脂シート、41…第1孔、42…樹脂シート、

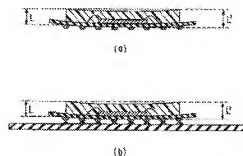
43…金属基板

51…封止樹脂基板、52…半導体チップ、53…バンプ、

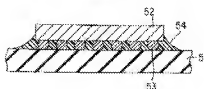
54…樹脂

*

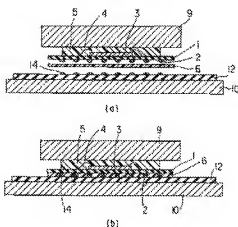
【図3】



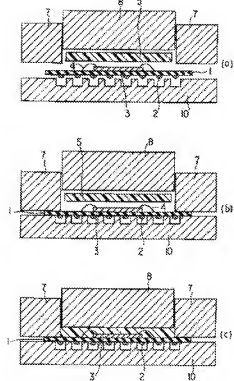
【図16】



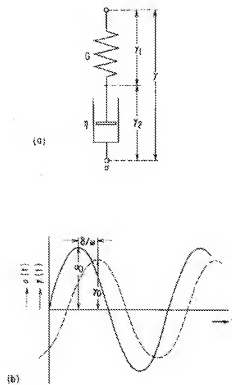
【図5】



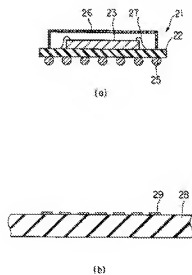
【図1】



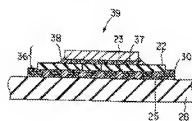
【図2】



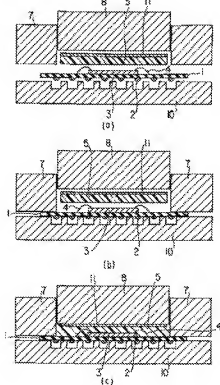
【図3】



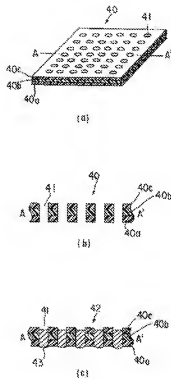
【図4】



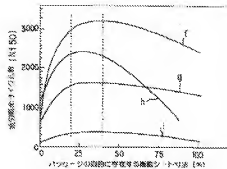
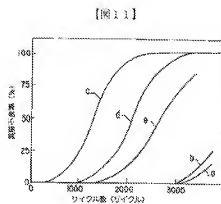
【図4】



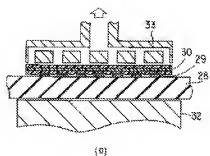
【図7】



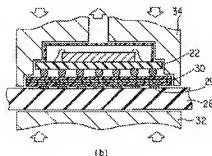
【図12】



【図 8】

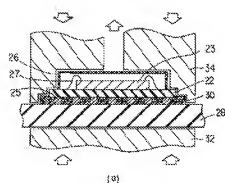


(a)

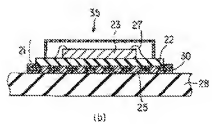


(b)

【図 9】

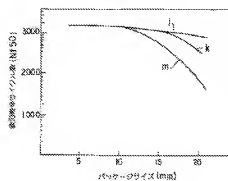


(a)

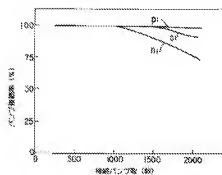


(b)

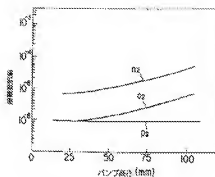
【図 13】



【図 14】



【図15】



フロンページの総数

(5) Int. Cl. ⁸	識別記号	国内特許番号	PI	技術表示箇所
		9169-4M	H01L 21/52	604 H
(72)発明者 藤 裕 幸	(72)発明者 山田 浩			
神奈川県川崎市幸区小向東照町1 鈴地 隆	神奈川県横浜市磯子区新磯子河本番地 林			
株式会社東芝研究開発センター内	株式会社東芝生産技術研究所内			

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-153832

(43)Date of publication of application : 11.06.1996

(51)Int.Cl.

H01L 23/29
H01L 23/31
H01L 21/321

(21)Application number : 06-295223

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 29.11.1994

(72)Inventor : OTA HIDEO

OKUYAMA TETSUO
FUJIEDA SHINETSU
YOSHIZUMI AKIRA
YAMADA HIROSHI

(54) RESIN SEALED SEMICONDUCTOR DEVICE, ELECTRONIC CIRCUIT DEVICE AND MANUFACTURING METHOD THEREOF

(57)Abstract:

PURPOSE: To reduce the warping of a substrate by a method wherein a semiconductor element is arranged on a substrate and then sheet-like non-cured resin is arranged thereon and in order to cure-mold resin sheet in a metallic mold, the complex elastic modulus and dynamic tangent loss at the room temperature after the formation of a resin layer is specified.

CONSTITUTION: A sealing resin sheet 5 is arranged on a substrate 1 whereon a semiconductor element 3 is packaged using a bonding wire 4. Besides, solder bumps 2 for input-output terminals are quadratically arranged. Next, outside metallic molds 7 are tightened to bury the gap between a package for avoiding the burring. Finally, the inside metallic mold 8 is tightened for curing the resin while pressurizing. At this time, the complex elastic modulus of a resin layer at the room air temperature after the molding step is at most 6.5×10^9 Pa while the dynamic tangent loss is at least 0.05. Through these procedures, the warping of the package substrate can be reduced.

